

**Master Sciences – Mention PAIP**  
**Spécialité "Systèmes Micro-Electronique"**  
**2023/2024**

---

**Proposition de stage**

**Laboratoire d'accueil : IPHC, plateforme C4PI**

**Développement d'un système de vérification de la résistance au  
SEU d'un module I2C à l'aide d'une plateforme de prototypage  
Protium**

Description du stage (Contexte, travail à réaliser, pré-requis) :

Les SEU (Single Event Upset) sont des changements d'états d'un élément logique (mémoire, bascule) provoqué par des particules ionisantes. Différentes stratégies (triplification, registres de Hamming, ...) peuvent être mises en place pour lutter contre ces effets. Avant l'envoi des ASIC en fonderie, des simulations d'injection de faute permettent de vérifier la radio-tolérance aux SEU des capteurs développés par C4PI. Sur des ASICs fortement numérisés, ses simulations sont complexes à mettre en œuvre et coûteuses en ressources (temps CPU, RAM, ...).

La plateforme de prototypage Protium permet d'implanter automatiquement sur un environnement FPGA le code RTL d'un ASIC tout en garantissant l'intégrité du code RTL. L'avantage principal d'une telle plateforme est de bénéficier d'une forte accélération matérielle lors de la vérification d'ASIC.

Dans un 1<sup>er</sup> temps, le stage consistera développer et à implanter dans la plateforme Protium un module I2C radio-tolérant et son environnement de test. Dans un 2<sup>ème</sup> temps, l'accent sera mis sur le développement d'un module permettant d'injecter des erreurs de type SEU sur les différents nœuds critiques du design.

Prérequis

- Langage HDL de préférence Verilog (en cas de connaissance de VHDL, une première phase d'apprentissage du Verilog sera mise en place).
- Connaissance de Vivado (outil de programmation de FPGA Xilinx, non nécessaire, niveau basique requis)
- Langage TCL apprécié

Opportunité :

L'étudiant(e) pourra postuler pour un emploi dans le domaine de la conception en microélectronique dans l'industrie. Dans le monde de la recherche des opportunités de poursuite en thèse existent. Pour ce qui concerne le domaine de la physique des particules des possibilités de thèses techniques dans la conception sont régulièrement offertes par le CNRS dont l'IPHC et par la communauté internationale (CERN, ...)

A propos de l'IPHC :

L'Institut Pluridisciplinaire Hubert Curien <https://iphc.cnrs.fr/> est une unité mixte de recherche de l'IN2P3-CNRS et de l'Université de Strasbourg. Son département Recherches Subatomiques se consacre à la physique des particules, à la physique nucléaire et aux projets de transfert. Ses équipes participent, au sein de collaborations internationales, à des expériences auprès des grands accélérateurs de particules mondiaux, au CERN (Genève), à DESY (Hambourg), FERMILAB (Chicago), KEK (Tokyo), GANIL (Caen).

Le stagiaire rejoindra l'équipe des concepteurs de la plateforme C4PI <https://iphc.cnrs.fr/les-plateformes/>, forte d'une vingtaine d'ingénieurs-es, post-doctorants-es et doctorants-es spécialisés-es en microélectronique, test, caractérisation et microtechnique. La plateforme est experte pour les capteurs à pixels CMOS. Elle mène une double activité, de RD amont sur la technologie, de développement de circuits dédiés à des applications scientifiques dont le centre de gravité est la détection de particules chargées pour la trajectométrie. La plateforme collabore avec d'autres laboratoires de l'IN2P3 et au niveau international avec les grands laboratoires déjà cités.

**Durée en mois (5 mois mini) : 6 mois**

**Responsable(s) du stage : Grégory Bertolone**

Mél : [gregory.bertolone@iphc.cnrs.fr](mailto:gregory.bertolone@iphc.cnrs.fr)

Tel : 038106123

Collaborations extérieures éventuelles :