



Conception microélectronique d'un discriminateur « *zero-crossing* » pour les détecteurs à haute résolution de temps 4D-Silicium (LGAD)

Description de l'offre

Ce stage s'inscrit idéalement dans un projet de thèse, dans le cadre d'une R&D relative aux expériences de physique des particules telles que celles du LHC (Large Hadron Collider) au CERN, où le boson de Higgs a été découvert en 2012. Cette étude cible en particulier les détecteurs pixellisés au Silicium de type LGAD (Low Gain Avalanche Diode). Avec une électronique frontale suffisamment rapide, ce type de détecteur permet d'atteindre des résolutions temporelles inférieures à 30 ps.

La chaîne de mesure temporelle associée à chaque pixel comprend un "discriminateur" (comparateur) et un TDC (Time to Digital Converter). En vue de réduire l'erreur de mesure associée à la variation d'amplitude des signaux, connue sous le nom de "time walk", nous souhaitons évaluer un discriminateur "zero-crossing", intégrant un filtrage analogique (passe-haut).

L'objet du stage est la conception microélectronique de la chaîne de préamplification et mise en forme du signal. La dispersion de mesure temporelle (« *jitter* ») peut être prédite par le rapport entre le bruit RMS et la dérivée 1^{ère} du signal par rapport au temps. Ce facteur de mérite sera utilisé pour évaluer de manière analytique l'effet des constantes de temps sur la performance théorique. Pour préserver la dérivée élevée offerte par le détecteur, l'amplificateur de mise en forme doit être rapide.

Après une phase d'analyse du besoin et des options techniques, la conception du circuit intégré sera faite à l'aide de la suite logicielle Cadence (Virtuoso et ADE) en technologie CMOS TSMC 65 nm. Plusieurs architectures seront examinées pour une mise en forme avec constante de temps configurable. L'architecture retenue sera optimisée et simulée en détail au niveau schématique et, en fonction de l'avancement, en « *post-layout* » (AC, stabilité, transient noise, corners, Monte-Carlo).

Le projet peut être poursuivi par une thèse prévoyant la réalisation et le test d'un circuit intégré prototype.

Etablissement d'accueil

L'activité du LPCA, Laboratoire de Physique de Clermont Auvergne, situé sur le campus des Cézeaux à Aubière, est dédiée à la Physique des Particules et Noyaux, à la Cosmologie et la Physique Théorique ainsi qu'à des applications dans les champs de la Santé et de l'Environnement. Ce laboratoire comprend des services et plateformes techniques de support et de développement pour ses activités scientifiques et celles menées avec ses partenaires.

Le travail sera effectué au sein de la plateforme MiCA (Microélectronique Clermont Auvergne) du LPCA. Le ou la stagiaire sera encadré-e par un ingénieur de recherche. Un support sera assuré par la plateforme pour certains développements associés au projet. Ce sujet s'inscrit enfin dans un axe d'intérêt de la plateforme MiCA. Il présente une dimension d'innovation et un champ d'applications ouvert.

Profil recherché

Vous êtes en cours d'obtention de votre Bac + 5, Diplôme d'ingénieur ou Master, avec une spécialisation en micro-électronique/conception et vérification de circuits intégrés. Vous avez de bonnes connaissances en conception analogique, ainsi que de solides notions et un intérêt pour le conditionnement analogique du signal et l'instrumentation de mesure. Vous faites preuve de curiosité, d'autonomie et d'une capacité à mener un projet à son terme.

Période et rémunération

A partir de février 2026 pour 5 à 6 mois

15 % du plafond horaire de la sécurité sociale (environ 634 €/mois selon le taux horaire de 2025)

Contact :

Baptiste Joly (Ingénieur de Recherche) : baptiste.joly@clermont.in2p3.fr

Romain Madar (Chargé de Recherche) : romain.madar@clermont.in2p3.fr